

AN14447

MCXA156 MCU系列上的低功耗实现

第1.1版—2024年10月16日

应用笔记

文档信息

信息	内容
关键词	AN14447、MCXA156 MCU系列、低功耗、功耗、唤醒时间
摘要	本应用笔记介绍了MCXA156系列微控制器的电源域、功耗模式，并强调了配置、唤醒以及低功耗优化和唤醒优化功能。它还提供了一个演示工程来更改低功耗配置，并重现MCXA156数据手册中所列的典型功耗和唤醒时间数据。



1 介绍

MCXA156系列MCU凭借多种高速连接功能，扩展了MCX Arm® Cortex®-M33产品系列。这些MCU工作频率可高达96MHz，包括多个串行外设、定时器和模拟器件，并且具有低功耗的特点。

其高能的工作模式如下：

- 活动模式下为64 μ A/MHz
- 睡眠模式下为1.81mA
- 深度睡眠模式下为32.26 μ A
- 掉电模式下为8.2 μ A
- 深度掉电模式下为412nA

本应用笔记主要介绍了MCXA156系列MCU的以下内容：

- 电源域和电源
- 功耗模式和进入低功耗
- 电源相关配置
- 唤醒源和唤醒时间
- 低功耗优化和唤醒优化
- 低功耗演示

2 电源域和电源

如图1所示，此器件包含SYSTEM域、CORE域、SRAM域、ANALOG域和USB域。有关每个域中所包含的具体模块，请参阅《MCXA156参考手册》中的模块电源域分配表。参见第8节“参考资料”。

- SYSTEM域主要用于电源管理，包含SPC、HVD/LVD/POR、FRO16K、WUU等模块。
- CORE域主要用于数字逻辑，包含CM33、NVIC、DMA、FRO192M、LPUART等模块。

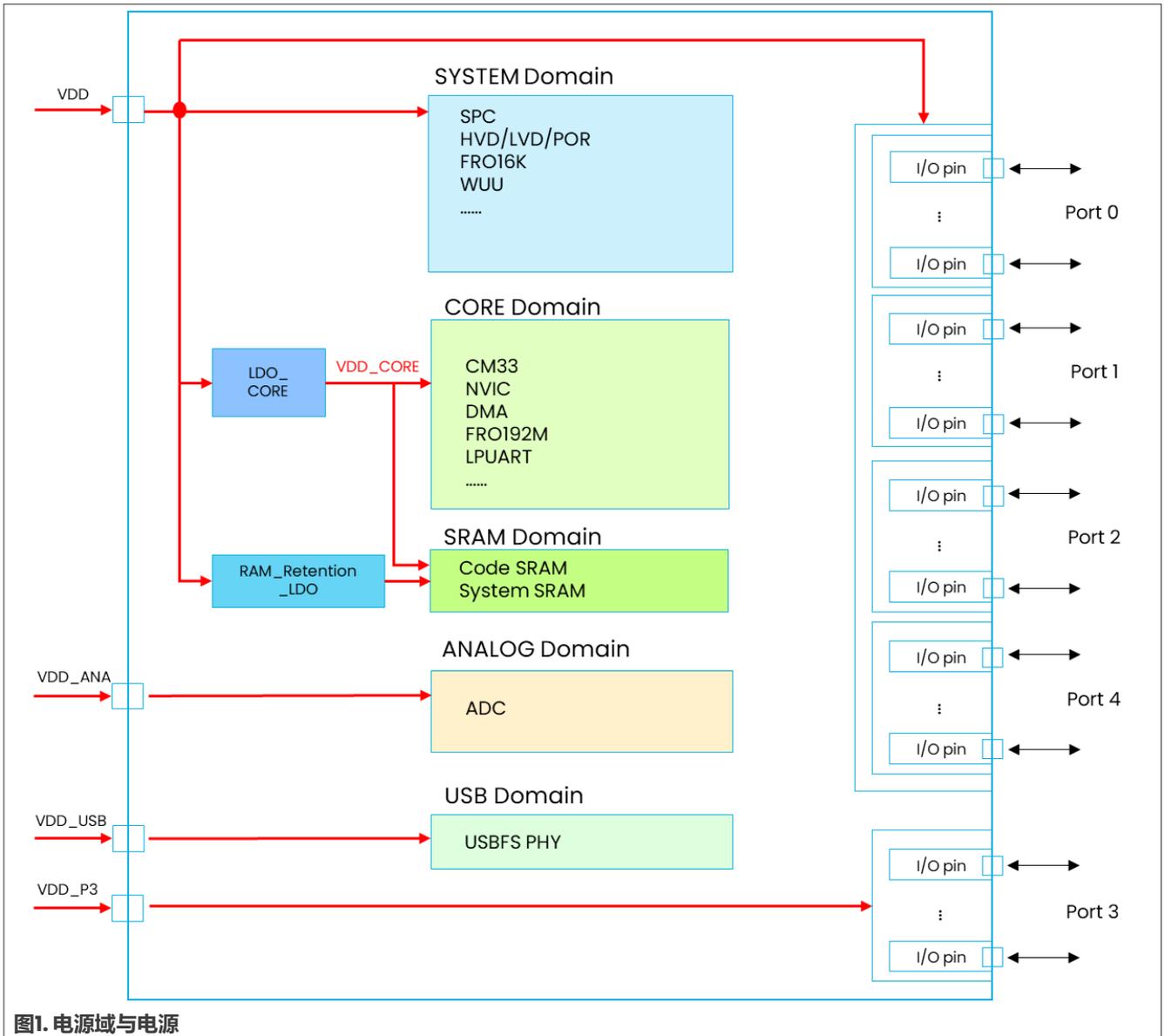


表1列出了每个电源域的电源及对应的电压范围。CORE域的电源是LDO_CORE的输出电压VDD_CORE，它在活动模式下为1.0V和1.1V。在掉电模式下，它的电压可以更低。当VDD_CORE为1.1V时，内核频率可达96MHz。当VDD_CORE为1.0V时，内核频率可达48MHz。SRAM域的电源是LDO_CORE或RAM_Retention_LDO的输出电压，而RAM_Retention_LDO支持在掉电和深度掉电模式下对SRAM的保持进行开关。

表1还列出了其余电源域的电源及对应的电压范围。

表1. 电源与电压范围

电源域	电源	电压范围
CORE	LDO_CORE	中间电压 (1.0V) 、正常电压 (1.1V) (活动、睡眠和深度睡眠模式)
		保持电压 (掉电模式)
		OFF (深度掉电模式)
SRAM	LDO_CORE	中间电压 (1.0V) 、正常电压 (1.1V) (活动和睡眠模式)
	RAM_Retention_LDO	保持电压 (深度睡眠、掉电和深度掉电模式)
SYSTEM	VDD	1.71 – 3.6V
ANALOG	VDD_ANA	1.61 – 3.7V
USB	VDD_USB	3.0 – 3.6V
VDD_P3	VDD_P3	1.71 – 3.6V或 1.14 – 1.32V

3 功耗模式与进入低功耗

本节介绍功耗模式和进入低功耗控制器。

3.1 功耗模式

此器件支持活动模式、睡眠模式、深度睡眠模式、掉电模式和深度掉电模式。表2描述了不同功耗模式下时钟、CORE域、SYSTEM域、FLASH、SRAM、PORT和IO的状态。它还帮助用户对比这些模块在不同功耗模式下的状态。用户可以轻松找到这些模块在某个功耗模式下的状态。

表2. 模块状态与功耗模式

模式名称	CORE域	CM33	SYSTEM域	Flash	SRAM	PORT ⁴	IO
活动	开	开	开	开	开	开	开
睡眠	开	静态 ¹	开	开	开	开	开
深度睡眠	静态/LP ²	静态	开	静态	静态	静态	开
掉电	静态	静态	开	关	静态/关	静态	静态
深度掉电	关 ³	关	开	关	静态/关	关	静态

注:

1. 静态表示模块处于状态保持状态。(没有时钟, 但可保留数据)。
2. LP表示可以使用异步功能时钟处于活动状态。
3. OFF表示掉电。
4. PORT对管脚控制功能提供支持。

以下各章节介绍了不同功耗模式的特点。

3.1.1 活动模式

活动模式是RESET (复位) 操作后的默认模式。在此模式下:

- 启用CPU、存储器和外设的时钟。
- CPU可以执行操作。
- 根据所需的频率将VDD_CORE调整到最低可能值, 以实现最佳功耗。

3.1.2 睡眠模式

以下是睡眠模式的主要特性:

- CPU时钟关闭
- 系统时钟和总线时钟保持开启
- 大多数模块可以保持运行
- 使用ACTIVE_CFG寄存器来控制LDO_CORE的电压电平和驱动强度

3.1.3 深度睡眠模式

以下是深度睡眠模式的主要特性：

- CPU时钟、系统时钟和总线时钟均关闭。
- SRAM处于静态状态（无法访问SRAM，但保留数据）。
- 通过配置对应的STEN位，可启用系统振荡器时钟（SOSC）、慢速内部参考时钟（SIRC）和快速内部参考时钟（FIRC）。
- 一些模块可使用低功耗异步时钟源保持运行。

3.1.4 掉电模式

这是可保留所有寄存器的最低功耗模式。以下是掉电模式的主要特性：

- CPU时钟、系统时钟和总线时钟均关闭。
- 闪存断电。
- 将芯片的CORE域置于静态状态。
- 支持四个SRAM保持开关，且必须保留至少一个SRAM阵列（详情请参阅《MCXA156参考手册》中“系统电源控制（SPC）”章节中的片上稳压器表）。
- 将SPC LP_CFG[CORELDO_VDD_LVL]位配置为0000b（保持电压）。

3.1.5 深度掉电模式

此器件通过复位例程从深度掉电模式中唤醒。以下是深度掉电模式的主要特性：

- CPU时钟、系统时钟和总线时钟均关闭。
- 闪存断电。
- CORE域断电。
- SYSTEM域保持开启。

此模式支持四个SRAM保持开关，并支持所有SRAM阵列断电。（有关详情，请参阅《MCXA156参考手册》中“系统电源控制（SPC）”章节中的片上稳压器表。）

3.2 进入低功耗

CKCTRL[CKMODE]和PMCTRLMAIN[LPMODE]位字段控制进入不同的功耗模式，如表5所示。CKCTRL[CKMODE]字段配置当内核因WFI或WFE而进入低功耗模式时时钟门控的量。

表3列出了不同CKMODE值对应的功能。

- 配置CKMODE大于0时，需要Arm内核中的SLEEPDEEP字段变为1。
- 配置PMCTRLMAIN[LPMODE]大于0时，需要向CKMODE写入1111b。

表3. CKMODE字段的功能

CKCTRL[CKMODE]	功能
0000b	无时钟门控
0001b	内核时钟被关闭
1111b	内核、平台和外设时钟被关闭，内核进入低功耗模式

PMCTRLMAIN[LPMODE]选择当内核执行WFI或WFE指令时所需的低功耗模式。如果未使用功耗模式保护（PMPROT）启用保护级别，则对该字段的写入会被阻止。表4列出了不同LPMODE值对应的功能。

表4. LPMODE位字段的功能

PMCTRLMAIN[LPMODE]	功能
0000b	活动/睡眠
0001b	深度睡眠
0011b	掉电
1111b	深度掉电

表5列出了此器件进入低功耗模式的所有配置。

表5. 进入功耗模式

功耗模式	CKCTRL[CKMODE]	PMPROT[LPMODE]	PMCTRLMAIN[LPMODE]
活动模式	0000b	0000b	0000b
睡眠模式	0000b	0000b	0000b
	0001b		
深度睡眠模式	1111b	0001b	0001b
掉电模式	1111b	0011b	0011b
深度掉电模式	1111b	1111b	1111b

4 电源配置

本节介绍了稳压器和电压检测器配置、低功耗请求(LPREQ)引脚和异步DMA。

4.1 稳压器和电压检测器配置

表6列出了与电源相关的硬件配置。ACTIVE_CFG和ACTIVE_CFG1寄存器配置活动模式和睡眠模式下的硬件，如LDO_CORE电压电平和驱动强度。当处于低功耗模式（深度睡眠、掉电和深度掉电）时，会自动变为使用LP_CFG和LP_CFG1配置。

表6. 电源相关硬件配置

寄存器名称	相关功能
ACTIVE_CFG LP_CFG	<ul style="list-style-type: none"> • 配置 <ul style="list-style-type: none"> - LDO_CORE电压电平 - LDO_CORE驱动强度 • 启用 <ul style="list-style-type: none"> - HVD、LVD - 带隙、BG缓冲区 - VDD电压检测 - 低功耗电流基准IREF
ACTIVE_CFG1 LP_CFG1	<ul style="list-style-type: none"> • 启用 <ul style="list-style-type: none"> - CMP和CMP DAC - USB 3V检测

4.2 低功耗请求 (LPREQ) 引脚

LPREQ引脚在进入低功耗后置位，在低功耗唤醒后复位。

SPC根据配置低功耗请求配置(LPREQ_CFG)的方式来控制LPREQ引脚的状态。用户可以在活动模式下控制LPREQ引脚。当芯片从活动模式转换到低功耗模式以及从这些低功耗模式唤醒后，SPC会控制该引脚。

要使用LPREQ引脚：

1. 指定引脚极性 (LPREQ_CFG[LPREQPOL])
2. 启用引脚输出 (LPREQ_CFG[LPREQOE])
3. 使用PORT_PCR寄存器为所需引脚配置引脚复用

图2展示了LPREQ引脚的波形，其中波形的解释如下：

- CTIMER_MATCH：硬件切换IO以指示唤醒事件。
- LPREQ_PIN：LPREQ_CFG[LPREQPOL]=1b，LPREQ_CFG[LPREQOE]=1b时，表示该引脚在进入低功耗后变为低电平，在唤醒后变为高电平。

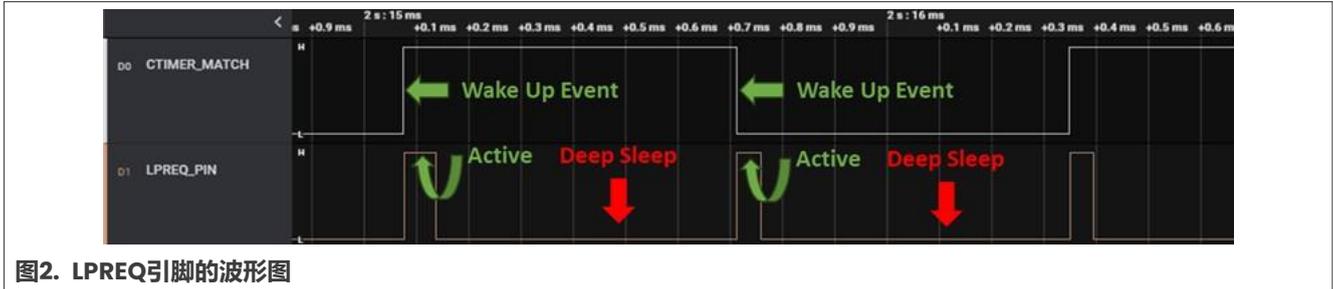


图2. LPREQ引脚的波形图

4.3 异步DMA

深度睡眠模式和掉电模式支持使用异步DMA进行部分唤醒，并在DMA完成任务后器件会自动重新进入低功耗模式。

异步DMA可以从以下几点进行介绍：

- 异步DMA无需CPU参与。但是，它仍需要总线时钟，该时钟会将MCU从深度睡眠或掉电睡眠模式唤醒到睡眠模式。
- 当异步DMA需要访问外设的寄存器时，应在进入低功耗模式之前通过MRCC_GLB_CCx和MRCC_GLB_ACCx寄存器启用该外设的总线时钟。当异步DMA需要访问SRAM时，在睡眠模式下不应将SRAM设置为保持状态。
- 当异步DMA完成时，即CHx_CSR[DONE]被置为1时，MCU自动进入原来的低功耗模式。
- 设置CHx_CSR[ERQ]和CHx_CSR[EARQ]。
- 表7列出了异步DMA的所有硬件触发源以及对应的槽编号。只有处于LP状态（而非深度睡眠或掉电模式下的静态状态）的模块才支持异步DMA。例如，FlexCAN在深度睡眠模式下处于静态状态。因此它不支持异步DMA。

表7. 异步DMA配置

槽编号	DMA请求说明	模块名称
1	唤醒事件	WUU0
3	接收请求	LPI2C2
4	发送请求	LPI2C2
5	接收请求	LPI2C3
6	发送请求	LPI2C3
11	接收请求	LPI2C0
12	发送请求	LPI2C0
13	接收请求	LPI2C1
14	发送请求	LPI2C1
15	接收请求	LPSPi0
16	发送请求	LPSPi0
17	接收请求	LPSPi1
18	发送请求	LPSPi1
21	接收请求	LPUART0
22	发送请求	LPUART0
23	接收请求	LPUART1

表7. 异步DMA配置 (续)

槽编号	DMA请求说明	模块名称
24	发送请求	LPUART1
25	接收请求	LPUART2
26	发送请求	LPUART2
27	接收请求	LPUART3
28	发送请求	LPUART3
29	接收请求	LPUART4
30	发送请求	LPUART4
49	计数器匹配事件	LPTMR0
51	FIFO请求	ADC0
52	FIFO请求	ADC1
53	DMA请求	CMPO
54	DMA请求	CMPI
56	FIFO请求	DAC0
60	引脚事件请求0	GPIO0
61	引脚事件请求0	GPIO1
62	引脚事件请求0	GPIO2
63	引脚事件请求0	GPIO3
64	引脚事件请求0	GPIO4
71	移位寄存器0请求	FlexIO0
72	移位寄存器1请求	FlexIO0
73	移位寄存器2请求	FlexIO0
74	移位寄存器3请求	FlexIO0

5 唤醒信息

表8列出了不同低功耗模式下的典型唤醒时间和唤醒源，其中典型唤醒时间值来自MCXA156数据手册。（参见第8章“参考资料”）。

表8. 唤醒信息

符号	说明	唤醒源	典型唤醒时间
tSLEEP	睡眠模式 -> 活动模式	所有外设	0.23 μ s
tDSLEEP	深度睡眠模式 -> 活动模式	异步外设	7.1 μ s
tPWDN	掉电模式 -> 活动模式	WUU、复位引脚	16.6 μ s
tDPWDN	深度掉电模式 -> 活动模式	WUU、复位引脚	1.44 ms

6 低功耗优化和唤醒优化

本节解释了优化功耗的各种方法以及在进行唤醒优化时应考虑的因素。

6.1 功耗优化

以下是优化功耗的不同方法：

- **稳压器**
 - 配置适当的电压电平和驱动强度。
 - 在掉电模式下，LDO_CORE可为CORE域提供保持电压。
- **外设**
 - 通过配置ACTIVE_CFG1和LP_CFG1寄存器，关闭未使用的模拟外设。
- **存储器**
 - 闪存
 - 配置FLASHCR寄存器，将闪存置于低功耗状态。
 - SRAM
 - 通过配置SYSCON的RAM_CTRL寄存器，使用自动时钟门控。
 - 在掉电模式和深度掉电模式下，可通过软件使不同SRAM阵列单独保持或断电。
- **时钟**
 - 选择并配置适当的CPU_CLK/SYSTEM_CLK。
 - 关闭未使用的时钟源。
 - 配置MRCC_GLB_CC0/MRCC_GLB_CC1/MRCC_GLB_ACC0/MRCC_GLB_ACC1寄存器，以关闭或启用模块的自动时钟门控。
- **监控器**
 - 关闭未使用的电压监控器（HVD/LVD）。
- **I/O引脚**
 - 对于未使用的I/O引脚，应使用默认配置（浮空输入），这样可将漏电流降至最低。在默认配置下，输入缓冲区和内部上/下拉电阻是关闭的。
 - 在使用I/O引脚时，可通过适当增加外部电阻的阻值来降低功耗。

6.2 唤醒时间考虑因素

请考虑与唤醒时间有关的以下几点：

- SLOW_CLK频率
 - 唤醒过程是通过CMC实现的。SLOW_CLK是CMC的时钟源，其频率等于SYSTEM_CLK的1/4。
- 不同的VDD_CORE电平
 - 不同电压电平所需的恢复时间不同。详情请参阅《参考手册》中的“低功耗唤醒延迟”表。
- 时钟恢复时间和闪存恢复时间较长。
- 中断延迟。

7 演示操作

本节介绍了更改低功耗配置并重现MCXA156数据手册中提到的典型功耗和唤醒时间数据的演示步骤、设置和结果。

7.1 硬件要求

- FRDM-MCXA156开发板
- 一根Type-C USB线缆

注:

1. 要测量功耗, 请使用MCU-Link Pro或万用表。
2. 要测量唤醒时间, 请对FRDM-MCXA156进行改造, 将SW2-4连接到J1-1, 并使用示波器或逻辑分析仪。

7.2 软件要求

- MCUXpresso IDE v11.9.0或更高版本。
- SDK_2.16.0_FRDM-MCXA156。

7.3 设置

以下各节介绍了执行演示的步骤。

7.3.1 硬件连接

使用Type-C USB线缆连接FRDM-MCXA156开发板的J21和PC的USB端口。

7.3.2 导入工程

使用以下步骤导入工程:

1. 如图3所示, 打开MCUXpresso IDE 11.9.0。在**Quick Start Panel**中, 选择**Import from Application Code Hub**。

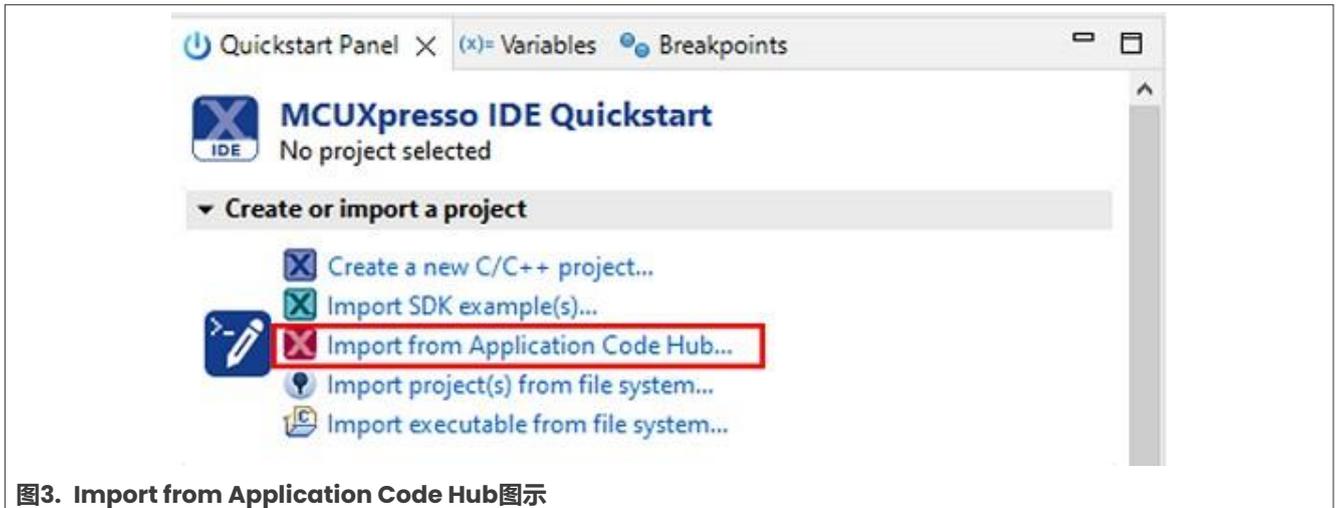


图3. Import from Application Code Hub图示

2. 如图4所示, 在搜索栏中输入**演示名称**。

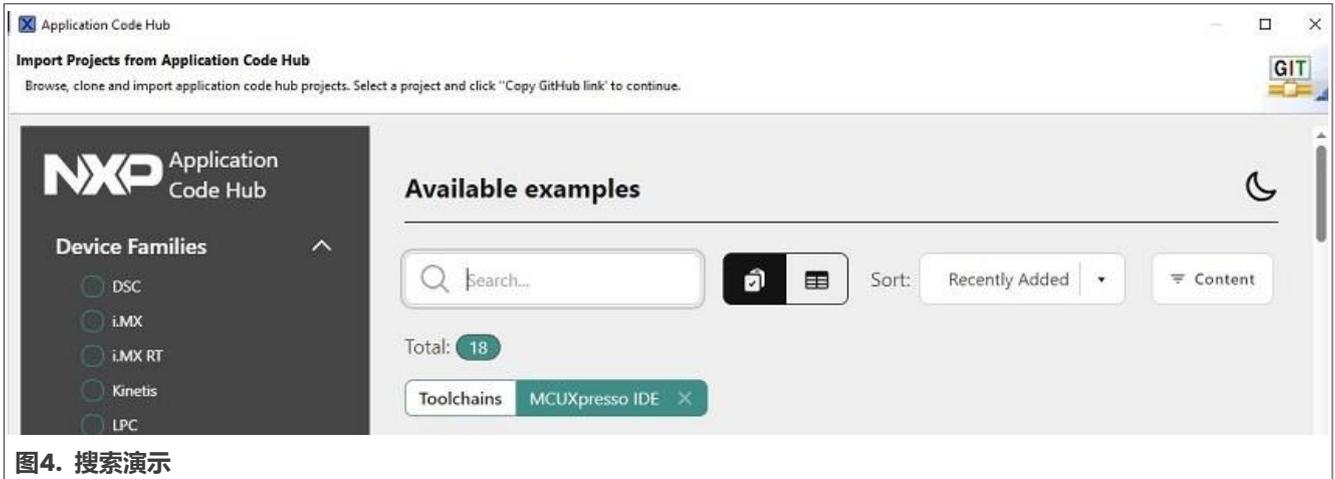


图4. 搜索演示

3. 如图5所示，点击**Copy GitHub link**图标。MCUXpresso IDE会自动获取工程属性。完成此步骤后，点击**Next**。



图5. Copy GitHub link图标

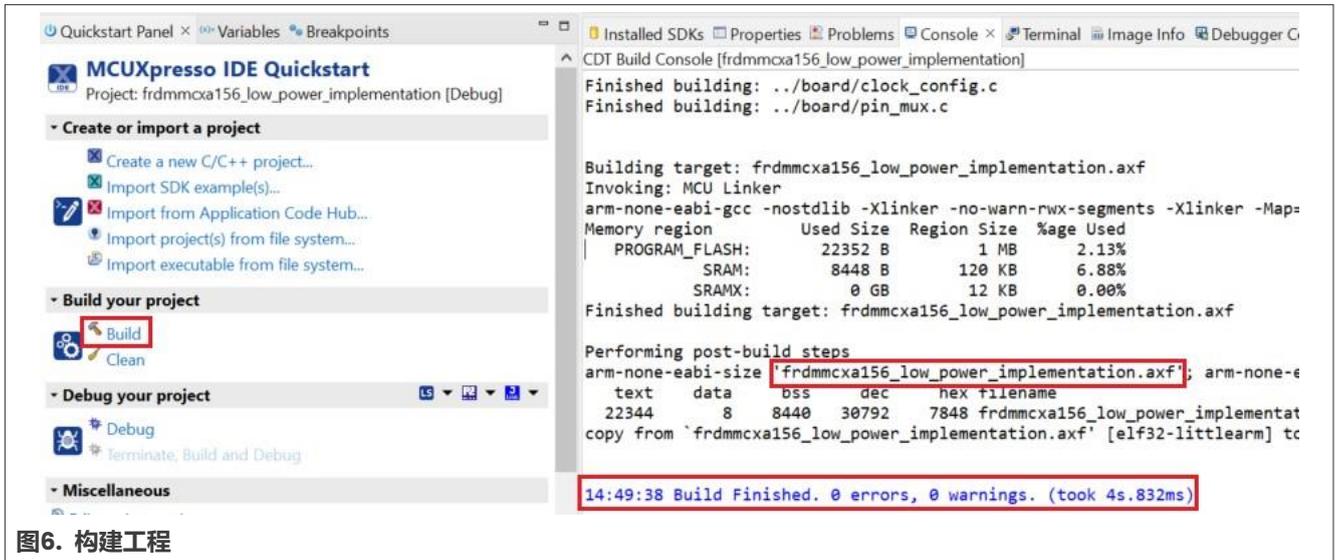
4. 选择**main**分支，然后点击**Next**。现在，选择**MCUXpresso工程**，然后点击**Finish**按钮以完成导入。

注：在执行这些步骤之后，请在MCUXpresso IDE上安装SDK_2.16.0_FRDM-MCXA156。

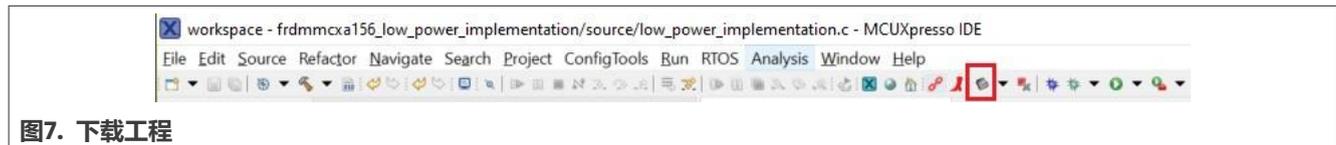
7.3.3 构建和烧录工程

按照以下步骤构建和烧录工程：

1. 如图6所示，从工具栏中点击**Build**按钮，然后等待构建完成。

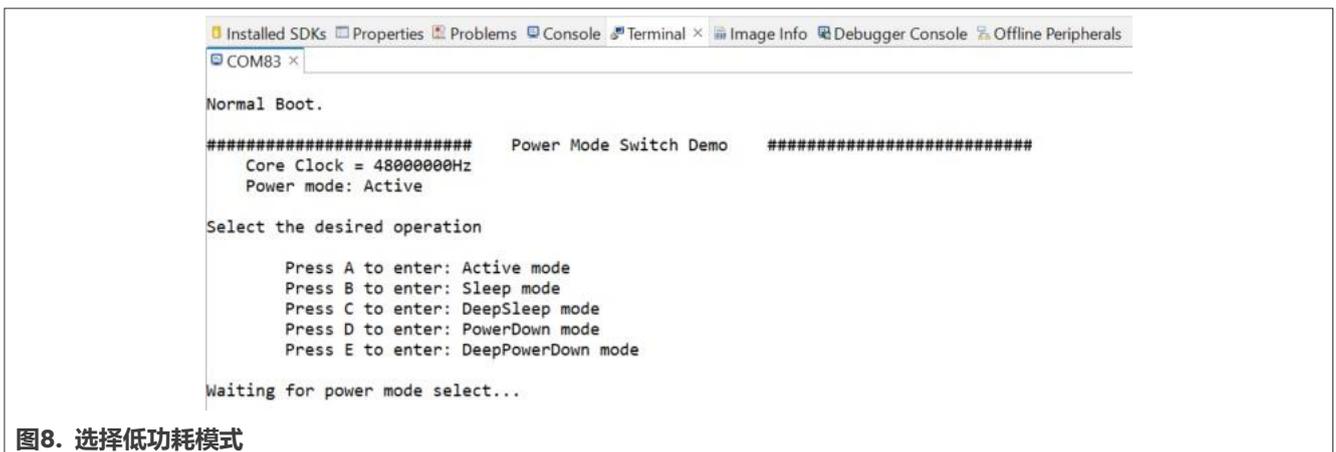


2. 如图7所示，从工具栏中选择**GUI Flash Tool**，将可执行文件烧录到开发板上。



7.3.4 选择低功耗模式和对应配置

1. 以115200波特率打开串行终端。
2. 按照图8中的提示，输入A至E中的一个键以进入不同的低功耗模式。



3. 不同的低功耗模式提供不同的配置。因此，必须根据提示选择相应的配置。图9展示了深度掉电模式下提供的配置。

```

Select the desired Core Frequency and LDO configuration:

A: CPU_CLK=96MHz(FRO192M), VDD_CORE=1.1V
B: CPU_CLK=48MHz(FRO192M), VDD_CORE=1.0V
C: CPU_CLK=12MHz(FRO12M), VDD_CORE=1.0V

Select CPU_CLK=48MHz(FRO192M), VDD_CORE=1.0V

Configure the RAM retention:

A: No RAM retained
B: All RAM retained
C: RAMX0/X1, RAMA0~A3 retained
D: RAMX0/X1/A0 retained
E: RAMA0 retained
F: RAMX0/X1 retained

```

图9. 选择低功耗配置

4. [图10](#)展示了整个配置过程，按下FRDM-MCXA156上的**SW2**按钮可唤醒MCU。

注：只有在出现提示消息时才按下**Wakeup**按钮，否则会导致唤醒失败。

```

Installed SDKs Properties Problems Console Terminal Image Info Debugger Console Offline Peripherals
COM83 x
Normal Boot.

##### Power Mode Switch Demo #####
Core Clock = 48000000Hz
Power mode: Active

Select the desired operation

Press A to enter: Active mode
Press B to enter: Sleep mode
Press C to enter: DeepSleep mode
Press D to enter: PowerDown mode
Press E to enter: DeepPowerDown mode

Waiting for power mode select...

Deep Power Down: The whole core domain is power gated.

Wakeup Button Selected As Wakeup Source.

Select the desired Core Frequency and LDO configuration:

A: CPU_CLK=96MHz(FRO192M), VDD_CORE=1.1V
B: CPU_CLK=48MHz(FRO192M), VDD_CORE=1.0V
C: CPU_CLK=12MHz(FRO12M), VDD_CORE=1.0V

Select CPU_CLK=48MHz(FRO192M), VDD_CORE=1.0V

Configure the RAM retention:

A: No RAM retained
B: All RAM retained
C: RAMX0/X1, RAMA0~A3 retained
D: RAMX0/X1/A0 retained
E: RAMA0 retained
F: RAMX0/X1 retained

Select No RAM retained

Entering DeepPowerDown mode...
Please press SW2 to wakeup.(Please only press the wakeup button when this message appears, otherwise it will result in failure to wake up!)

```

图10. 所有提示

7.3.5 测量功耗

以下小节介绍了测量FRDM-MCXA156开发板上功耗的步骤。

7.3.5.1 使用MCU-Link Pro和MCUXpresso IDE来测量功耗

按照以下步骤使用MCU-Link Pro和MCUXpresso IDE来测量功耗：

1. 根据表9连接MCU-Link Pro和FRDM-MCXA156。然后，将MCU-Link Pro和FRDM-MCXA156连接到主机PC。

表9. MCU-Link Pro和FRDM-MCXA156的连接

MCU-Link Pro	FRDM-MCXA156
J9-1	JP2-1
J9-3	JP2-2
J9-2	J3-14

2. 按照图11中的步骤使用MCUXpresso IDE测量电流。

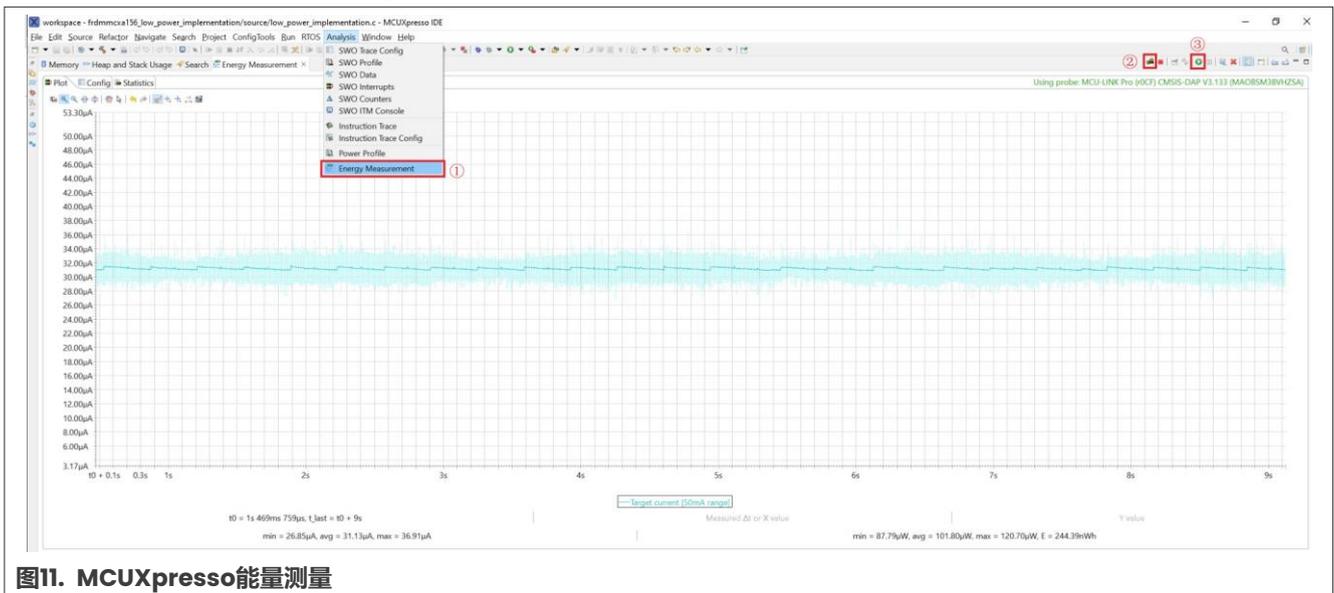


图11. MCUXpresso能量测量

7.3.5.2 使用万用表测量功耗

还可以使用万用表测量FRDM-MCXA156开发板的JP2跳线处的电流。

7.3.6 测量唤醒时间

如图12所示，使用示波器或逻辑分析仪测量J1-1(P1_7)和J6-1(P3_30)下降沿之间的延迟，来获取唤醒时间。



图12. 测量唤醒时间

7.4 参考结果

表10中的功耗和唤醒时间仅供参考。

注:

- 不同的样品、温度和测量仪器会影响测试结果。
- 在测量每个数据之前，建议先进行上电复位（POR）。
- 此演示的配置与数据手册中的配置不完全相同，因此测试数据可能略有不同。
- 请参考MCXA156数据手册中的“功耗模式转换操作行为”表，该表列出了唤醒时间；以及MCXA156数据手册中的“功耗操作行为”小节，该小节描述了不同的功耗数据。

表10. 参考结果

功耗模式	说明	测试的功耗	数据手册中的功耗	测试的唤醒时间	数据手册中的唤醒时间
睡眠模式	VDD_CORE=1.1 V CPU_CLK = 96 MHz	3.429 mA	3.34 mA	0.15 μ s	N/A
睡眠模式	VDD_CORE=1.0 V CPU_CLK = 48 MHz	1.804 mA	1.81 mA	0.27 μ s	0.23 μ s
睡眠模式	VDD_CORE=1.0 V CPU_CLK = 12 MHz	0.446 mA	0.43 mA	1.086 μ s	N/A
深度睡眠模式	VDD_CORE=1.1 V CPU_CLK = 96 MHz 禁用FRO12M	256.27 μ A	257.98 μ A	6.552 μ s	N/A
深度睡眠模式	VDD_CORE=1.0 V CPU_CLK = 48 MHz 禁用FRO12M	31.07 μ A	32.26 μ A	7.284 μ s	7.1 μ s
深度睡眠模式	VDD_CORE=1.0 V CPU_CLK = 48 MHz 启用FRO12M	107.13 μ A	104.53 μ A	7.281 μ s	N/A
深度睡眠模式	VDD_CORE=1.0 V CPU_CLK = 12 MHz 禁用FRO12M	31.02 μ A	N/A	14.274 μ s	N/A
掉电模式	VDD_CORE= 1.1 V CPU_CLK = 96 MHz 保持所有RAM	254.37 μ A	N/A	7.514 μ s	N/A
掉电模式	VDD_CORE=保留电压 CPU_CLK = 48 MHz 保持所有RAM	10.58 μ A	9.47 μ A	16.848 μ s	16.6 μ s
掉电模式	VDD_CORE = 保留电压 CPU_CLK = 48 MHz 保持RAM X0/X1和RAM A0	9.28 μ A	8.20 μ A	16.848 μ s	N/A
掉电模式	VDD_CORE = 保留电压 CPU_CLK = 12 MHz 保持所有RAM	10.53 μ A	N/A	23.758 μ s	N/A

表10. 参考结果 (续)

功耗模式	说明	测试的功耗	数据手册中的功耗	测试的唤醒时间	数据手册中的唤醒时间
深度掉电模式	VDD_CORE = 1.0V CPU_CLK = 48 MHz 所有RAM关闭 启用FRO16K	0.65 μ A	0.60 μ A	1.44 ms	1.44 ms
深度掉电模式	VDD_CORE = 1.0 V CPU_CLK = 48 MHz 保持所有RAM 启用FRO16K	2.37 μ A	2.19 μ A	1.44 ms	N/A
深度掉电模式	VDD_CORE = 1.0 V CPU_CLK = 48 MHz 保持RAM X0/X1和A0-A3 启用FRO16K	1.71 μ A	1.57 μ A	1.44 ms	N/A
深度掉电模式	VDD_CORE = 1.0 V CPU_CLK = 48 MHz 保持RAM X0/X1和A0 启用FRO16K	1.02 μ A	0.93 μ A	1.44 ms	N/A
深度掉电模式	VDD_CORE = 1.0 V CPU_CLK = 48 MHz 保持RAM A0 启用FRO16K	0.87 μ A	0.79 μ A	1.44 ms	N/A
深度掉电模式	VDD_CORE = 1.0 V CPU_CLK = 48 MHz 保持RAM X0/X1 启用FRO16K	0.90 μ A	0.82 μ A	1.44 ms	N/A

8 参考资料

请参考以下文档以获取更多信息：

- 《MCXA156数据手册》 ([MCXAPI00M96FS6](#))
- 《MCXA156参考手册》 ([MCXAPI00M96FS6RM](#))
- MCXA156的文档可从以下网址获取：[MCX-A156文档](#)

注：请仅参考与“MCXA156”相关的文档；它们与“MCXA153”的文档有所不同。

更多参考资料如下所列：

- 有关MCXA系列产品信息，请访问此链接：[MCXA系列](#)
- 有关FRDM-MCXA156开发板相关的资源和文档，请访问：[FRDM-MCXA156开发板](#)和[FRDM-MCXA156开发板文档](#)
- 有关MCU-Link Pro的更多信息，请访问：<https://www.nxp.com.cn/design/design-center/software/software-library/mcu-link-pro-debug-probe:MCU-LINK-PRO>
- 有关MCUXpresso集成开发环境（IDE）的详细信息，请访问：[MCUXpresso IDE](#)

注：上述某些文档可能无法访问。要获取访问权限，请联系当地的恩智浦现场应用工程师（FAE）或销售代表。

9 修订历史

[表11](#)汇总了本文的修订情况。

表11. 文档修订历史

文档ID	发布日期	说明
AN14447 v.1.1	2024年10月16日	较小更新：在 第8章“参考资料” 中添加了一条注释
AN14447 v.1.0	2024年10月15日	首次公开发布

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

HTML publications — An HTML version, if available, of this document is provided as a courtesy. Definitive information is contained in the applicable document in PDF format. If there is a discrepancy between the HTML document and the PDF document, the PDF document has priority.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, μ Vision, Versatile — are trademarks and/or registered trademarks of Arm Limited (or its subsidiaries or affiliates) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved.

目录

1	介绍	2
2	电源域和电源	3
3	功耗模式与进入低功耗	5
3.1	功耗模式.....	5
3.1.1	活动模式.....	5
3.1.2	睡眠模式.....	5
3.1.3	深度睡眠模式.....	6
3.1.4	掉电模式.....	6
3.1.5	深度掉电模式.....	6
3.2	进入低功耗.....	7
4	电源配置	8
4.1	稳压器和电压检测器配置.....	8
4.2	低功耗请求 (LPREQ) 引脚.....	8
4.3	异步DMA.....	9
5	唤醒信息	11
6	低功耗优化和唤醒优化	12
6.1	功耗优化.....	12
6.2	唤醒时间考虑因素.....	12
7	演示操作	13
7.1	硬件要求.....	13
7.2	软件要求.....	13
7.3	设置.....	13
7.3.1	硬件连接.....	13
7.3.2	导入工程.....	13
7.3.3	构建和烧录工程.....	14
7.3.4	选择低功耗模式和对应配置	15
7.3.5	测量功耗.....	17
7.3.6	测量唤醒时间.....	17
7.4	参考结果.....	18
8	参考资料	20
9	修订历史	21
	法律声明	22

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.